

報道関係各位

2010年4月16日

構造計画研究所 SoCの開発リスクを軽減するシミュレーションソフトプロトタイプを学会発表**～ 上智大学と共同で最適展開支援事業 (A-STEP) 公募採択事業の成果を発表 ～**

株式会社 構造計画研究所は、科学技術振興機構 (JST) が公募した研究成果最適展開支援事業 (A-STEP) のうち、フィージビリティスタディ (FS)・ステージ 可能性発掘タイプ (シーズ顕在化/起業検証) 平成21年度第1回公募に「SoC設計における試作に替わるシミュレーション評価システムの構築」課題を応募し採択され、その成果を精密工学会春季研究発表会にて発表しました。この事業は、産業界の視点から見いだされた大学などの研究成果に潜在しているシーズ候補について、産学共同で企業ニーズにつながるシーズとなる可能性の有無を検証することを目的としています。

SoC (System-on-a-Chip) は1つの半導体チップに集積回路 (LSI) としてシステム機能を載せる技術で、携帯電話やDVDプレーヤ等多くの電子機器に搭載されております。SoC設計時にそのハードウェアとソフトウェアが含まれる製品のみならず通信ネットワーク環境等を含む全体システムの性能評価をシミュレーションで行う事ができるとすれば、手戻りによる莫大なコストロスを防ぐ事が可能となります。上智大学服部武教授が以前から研究していた無線回線のシミュレーションモデル化技術を応用し、弊社との共同研究によりシミュレーション評価システムの構築を開始するためにA-STEPに応募し採択されました。開発開始から4カ月経過し、弊社所有のシミュレーション言語である VisualSLAM (ビジュアルスラム <http://www4.kke.co.jp/orsim/products/visualslam/>) を用いたプロトタイプが完成したことから、3月に行われた精密工学会春季研究発表会にて発表しました。

1. 背景

最近の携帯電話やDVDプレーヤ等の電子機器には、ネットワーク技術、画像処理技術、音声技術等の一連の機能を集積した半導体チップである SoC により、機器の小型化、製品機能の信頼性向上、低省電力化を実現しております。一方、開発過程が複雑化するために、開発期間の長期化、仕様変更に対応出来ない、設計の失敗により再製作する場合の時間とコストは数ヶ月、数億円に及び開発リスクが過大であるといったデメリットがあります。

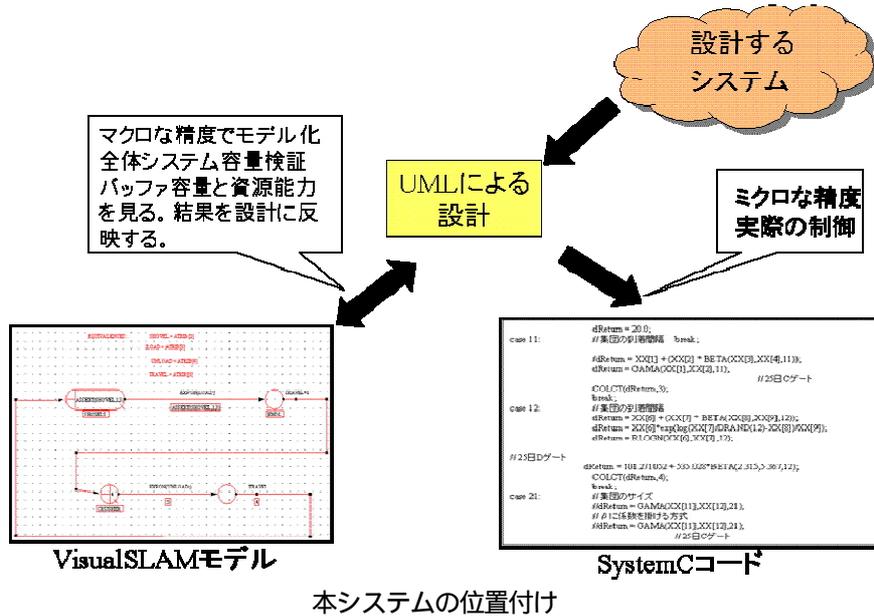
SoC 開発フローでは、ハードウェア (LSI) 設計とソフトウェア設計を別々に行うと、ハードウェアとソフトウェアが一体化する LSI 試作品が完成する終盤になり初めて問題が見つかります。そこで現状の対策として、大規模 SoC を確実に、短期間で開発するために、ハードウェアとソフトウェアを協調させたシステムレベルの開発手法を取り入れている企業が多くあります。それら SoC 開発手法の中では、UML (Unified Modeling Language) で設計を進め、設計段階から、ソフトウェアのシミュレーションやハードのエミュレーションを行い、その後 C 言語もしくは SoC 専用言語 System C に翻訳する CASE ツールを利用する事が一般的になってきております。

しかし、この設計・製造過程において CASE ツールを使用したとしても、設計対象である個々の LSI のシミュレーションは可能ですが、この LSI を組み込んだ機器全体としての性能やネットワーク等で関係する設計対象外の機器間との通信プロトコルの検証等はできません。完成後の製品は、設計する各単体の機器機能の性能保障だけではなく、すべての構成要素が複雑に相互連携するシステム全体において、所期の性能が出る事が重要となります。その為には、設計の上流工程でシステム全体のシステムシミュレーションにより性能評価を行うことで、機器機能の仕様見直し、性能規定の見直し、設計範囲以外の機器を含めた機器構成の見直しをすることが必要となります。

2. 問題の解決

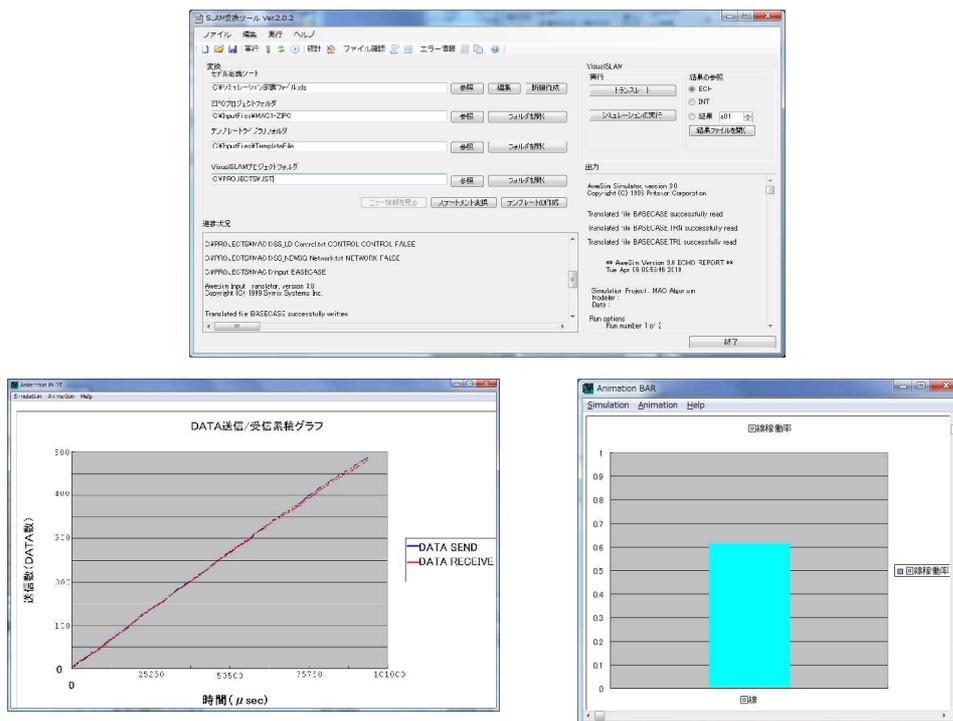
システム全体のシミュレーション (システムシミュレーション) を行うためには通常、シミュレーション言語を用いてモデルを構築する必要があります。しかし、モデルの構築には高い専門知識が必要とされる上、軽微な設計の変更が発生する度にモデル化を行っていたのでは、本来の設計工程以外に要する労力が大きくなり過ぎます。一方、CASE ツールを使って設計を行う場合、用いる CASE ツールに応じた各設計工程で決められた書式の設計図書を作成します。問題解決のために、これら設計図書に記述されている情報を組み合わせ、システム全体のシミュレーションモデルを自動生成するためのシステム (システムシミュレーションモデル生成型 SoC 設計 CASE ツール) を開発しました。このシステムを用いる事で、設計者は通常的设计業務を行う中で、無理なくシステムシミュレーションを行い、製品の完成後の性能を事前に分析し認識する事ができます。これにより、問題の早期発見と大幅な手

戻りの予防を実現することが可能となります。
下図に、本システムの位置づけを示します。



3. プロトタイプによる成果の検証

今回は、SoC 設計用 CASE ツールとして ZIPC(CATS 社製)を使い、状態遷移表と補足データを入力として完成後の設計対象装置を組み込んだ全体システムのシミュレーションモデルを生成する事に成功し、その結果システムに必要な通信プロトコルのパラメータを設計時点で決める事ができその成果を学会発表しました。対象システムは映像配信システムで、新規に設計した装置 (SoC) は映像受配信装置です。回線と配信プロトコルは既存のものを使う設定のシステムでした。まだシミュレーションモデルの生成はある一部の機能を持ったシステムにしか対応しませんが、今後はモデルのテンプレートを増やし、さらにテンプレートの組み合わせを自由に行える仕組みを完成させる事で、様々なネットワークシステムの SoC 設計に対応して行く予定です。



入力画面とシミュレーション結果

本件に関するお問い合わせ先

- ・ ニュースリリースの内容に関して

株式会社構造計画研究所 製造 BPR 営業部 相澤りえ子

TEL:03-5342-1122 FAX:03-5342-1222 e-mail: orsim-spt@kke.co.jp

- ・ ニュースリリースの配信に関して

株式会社構造計画研究所 広報担当 佐藤仁宣、松本飛鳥

TEL:03-5342-1032 FAX:03-5342-1222 e-mail:kkeinfo@kke.co.jp

<http://www.kke.co.jp>

構造計画研究所について

1959年創立。現在、ネットワーク、マルチメディア、情報通信、移動体通信分野から建設、製造分野に至るまでの広範かつ最新のIT技術を駆使したソフトウェア開発ならびにソフトウェアプロダクトを提供。さらにOR・シミュレーション手法を用いた工学・製造分野におけるコンサルティングサービスやマーケティング分野におけるコンサルティングサービスも行っています。また建設・環境分野における数値解析コンサルティングサービスや建築・構造設計分野でも強みを発揮しており、様々な業界に対し、多様なソリューションを提供しています。

構造計画研究所および、構造計画研究所のロゴは、株式会社構造計画研究所の登録商標です。その他、記載されている会社名、製品名などの固有名詞は、各社の商標又は登録商標です。

当社では、お客様企業から発表のご承認をいただいた案件のみを公表させていただいております。ニュースリリースに記載された情報は、発表日現在のものです。その後予告なしに変更されることがあります。あらかじめご了承ください。